

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-273154

(43)Date of publication of application : 26.09.2003

(51)Int.Cl.

H01L 21/60  
H01L 21/822  
H01L 23/12  
H01L 27/04

(21)Application number : 2002-071369

(71)Applicant : RICOH CO LTD

(22)Date of filing : 15.03.2002

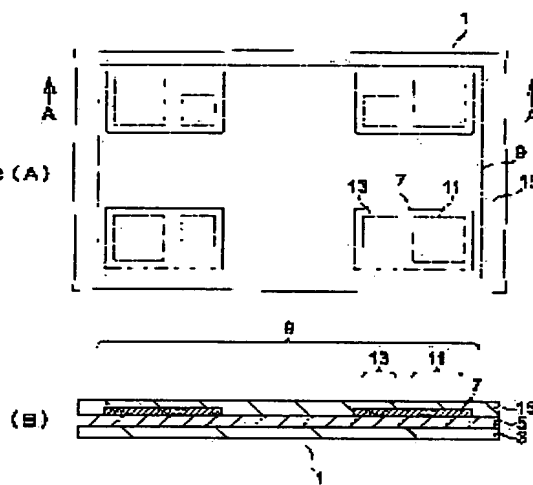
(72)Inventor : NAGATA TOSHIHISA  
AGARI HIDEKI

## (54) SEMICONDUCTOR DEVICE AND METHOD OF MANUFACTURING THE SAME

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To make a semiconductor device adaptable to a package with a lead terminal and a CSP without increasing cost or size of the semiconductor device.

**SOLUTION:** Metal wiring layers 7 are formed via an insulating layer 5 on the active element surface of a semiconductor substrate 3. The metal wiring layers 7 are (A) disposed around four corners of a semiconductor chip area 9 which includes both wire bonding pad area 11 and a rewiring pad area 13. A passivation film 15 is formed on the insulating layer 5 and the metal wiring layers 7. For the package with a lead terminal, the passivation film 15 on the wire bonding pad areas 11 is selectively removed to form pad openings. For the CSP, the passivation film 15 on the rewiring pad area 13 is selectively removed to form pad openings.



## LEGAL STATUS

[Date of request for examination] 12.10.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3734453

[Date of registration] 28.10.2005

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's]

decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号  
特開2003-273154  
(P2003-273154A)

(43)公開日 平成15年9月26日(2003.9.26)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テーマコード(参考)
H 0 1 L 21/60	3 0 1	H 0 1 L 21/60	3 0 1 P 5 F 0 3 8
21/822		23/12	5 0 1 C 5 F 0 4 4
23/12	5 0 1	27/04	E
27/04			

審査請求 未請求 請求項の数 6 O L (全 11 頁)

(21)出願番号 特願2002-71369(P2002-71369)

(22)出願日 平成14年3月15日(2002.3.15)

(71)出願人 000006747

株式会社リコー

東京都大田区中馬込1丁目3番6号

(72)発明者 永田 敏久

東京都大田区中馬込1丁目3番6号 株式  
会社リコー内

(72)発明者 上里 英樹

東京都大田区中馬込1丁目3番6号 株式  
会社リコー内

(74)代理人 100085464

弁理士 野口 繁雄

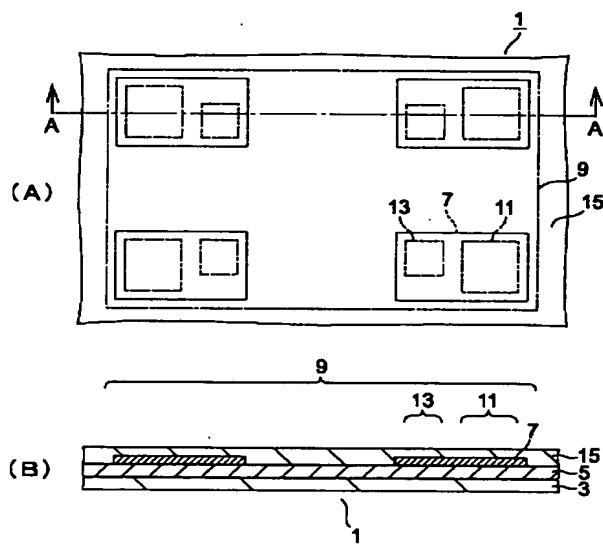
Fターム(参考) 5F038 BE06 BE07 CA10 CA16 EZ20  
5F044 EE21

(54)【発明の名称】 半導体装置及びその製造方法

(57)【要約】

【課題】 コストを上昇させず、かつ半導体装置のサイズを増大させることなくリード端子付きパッケージにもCSPにも対応させる。

【解決手段】 ウエハ1を構成する半導体基板3の能動素子面上に絶縁層5を介してメタル配線層7が形成されている。メタル配線層7はワイヤーボンディング用パッド領域11と再配線用パッド領域13の両方を含む半導体チップ領域9内の四隅付近にそれぞれ配置されている。絶縁層3上及びメタル配線層7上にパッシベーション膜15が形成されている。リード端子付きパッケージに適用する場合はワイヤーボンディング用パッド領域11のパッシベーション膜15を選択的に除去してパッド開口部を形成する。CSPに適用する場合は再配線用パッド領域13のパッシベーション膜15を選択的に除去してパッド開口部を形成する。



## 【特許請求の範囲】

【請求項1】 半導体基板の能動素子面上に絶縁層を介して形成されたメタル配線層と、メタル配線層を覆う保護膜を備えた半導体装置において、前記メタル配線層は、ワイヤーボンディング用パッド領域と、前記ワイヤーボンディング用パッド領域とは異なる領域の再配線用パッド領域の両方に形成されていることを特徴とする半導体装置。

【請求項2】 前記保護膜は、前記ワイヤーボンディング用パッド領域又は前記再配線用パッド領域のいずれか一方にのみパッド開口部を備えている請求項1に記載の半導体装置。

【請求項3】 前記再配線用パッド領域は前記ワイヤーボンディング用パッド領域よりも小さい面積である請求項1又は2に記載の半導体装置。

【請求項4】 前記ワイヤーボンディング用パッド領域に形成された前記メタル配線層と前記再配線用パッド領域に形成された前記メタル配線層は、前記絶縁層上の両パッド領域とは異なる領域に形成されたメタル配線層を介して電氣的に接続されており、又は前記メタル配線層よりも下層に形成された配線を介して電氣的に接続されている請求項1、2又は3のいずれかに記載の半導体装置。

【請求項5】 半導体基板の能動素子面上に絶縁層を介してワイヤーボンディング用パッド領域と、前記ワイヤーボンディング用パッド領域とは異なる領域の再配線用パッド領域の両方を含むメタル配線層を形成する工程と、前記メタル配線層を覆う保護膜を形成する工程と、前記保護膜に、前記ワイヤーボンディング用パッド領域又は前記再配線用パッド領域のいずれか一方にのみパッド開口部を形成する工程を含むことを特徴とする半導体装置の製造方法。

【請求項6】 前記保護膜形成までを完了した半製品を予め用意しておき、製品仕様決定後に前記パッド開口部を形成する請求項5に記載の半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、半導体基板の能動素子面上に絶縁層を介して形成されたメタル配線層と、メタル配線層を覆う保護膜を備えた半導体装置及びその製造方法に関するものである。本発明の半導体装置及びその製造方法は、従来からあるワイヤーボンディングに対応する半導体装置と、再配線及びメタルポストを利用したCSP (chip size package) 等の半導体装置の両方の半導体装置及びその製造方法に適用される。

## 【0002】

【従来の技術】近年、携帯電話などの携帯電子機器の普及に伴い、機器の小型化の要求が益々強くなってきている。その影響は半導体装置にも及び、CSP又はWLC

SP (Wafer Level CSP) と呼ばれる半導体チップとほぼ同じ大きさのパッケージが開発され使用されるようになってきた。CSPは例えば特開2001-168126号公報に開示されている。

【0003】図7は従来のCSPを示す概略構成図であり、(A)は平面図、(B)は(A)のG-G位置での断面図である。CSP55において、半導体基板3の能動素子面上に絶縁層5を介してメタル配線層57が形成されている。メタル配線層57は再配線用パッド領域13を含む領域に形成されている。再配線用パッド領域13は、メタルポストをCSP55の四隅付近に設けるべく、CSP55の四隅付近とは異なる領域に設けられている。絶縁層5上及びメタル配線層57上にパッシベーション膜15が形成されている。パッシベーション膜15には、再配線用パッド領域13のメタル配線層57上にパッド開口部25が形成されている。

【0004】パッシベーション膜15上及びパッド開口部25内にポリイミド樹脂層27 (A)での図示は省略)が形成されている。ポリイミド樹脂層27にはパッド開口部25に対応する位置に接続孔29が形成されている。ポリイミド樹脂層27上及び接続孔29内に再配線31が形成されている。再配線31は接続孔29内からCSP55の四隅付近に延びて形成されている。

【0005】CSP55の四隅付近において、再配線31上にメタルポスト33が形成されている。ポリイミド樹脂層27上、再配線31及びメタルポスト33の側面に、メタルポスト33の端面が露出するように封止樹脂35 (A)での図示は省略)が形成されている。メタルポスト33の端面に半田バンプ37が機械的に固着されている。

【0006】CSP55は、ウエハ状態で封止樹脂35の形成及び半田バンプ37の形成が行なわれた後に、個片に切り出されたものである。CSP55の製造工程においてウエハ状態で封止樹脂35の形成及び半田バンプ37の形成を行なうことができるので、CSP55のサイズを小さくすることができる。

【0007】また、CSPは余りに小型のため、扱いにくい等の問題があり、リード端子付きパッケージも依然多く使われている。図8は従来のリード端子付きパッケージを示す概略構成図であり、(A)は平面図、(B)は(A)のH-H位置での断面図である。図7と同じ機能を果たす部分には同じ符号を付し、それらの部分の詳細な説明は省略する。

【0008】半導体チップ59において、半導体基板3の能動素子面上に絶縁層5を介してメタル配線層61が形成されている。メタル配線層61はワイヤーボンディング用パッド領域11を含む領域に形成されている。ワイヤーボンディング用パッド領域11は、ボンディングワイヤーの長さをできるだけ短くすべく、半導体チップ59の四隅付近にそれぞれ設けられている。絶縁層5上

及びメタル配線層61上にパッシベーション膜15が形成されている。パッシベーション膜15には、ワイヤーボンディング用パッド領域11のメタル配線層57上にパッド開口部17が形成されている。

【0009】半導体チップ59の周辺に、半導体チップ59の四隅のそれぞれに対応してリード端子19が配置されている。パッド開口部17内のメタル配線層61とリード端子19の一端がボンディングワイヤー21により電氣的に接続されている。半導体チップ59、リード端子19及びボンディングワイヤー21は、リード端子19のボンディングワイヤー21が接続された端部とは反対側の端部（図示は省略）が露出するようにして封止樹脂（図示は省略）により封止されている。

【0010】半導体チップにおいて、最終製品としてリード端子付きパッケージに格納するのか、又はCSPのように半導体チップ上にメタルポストを立て、その上に半田バンプを形成した形状にするのかによって、半導体チップの電極を外部に引き出すためのメタル配線層及びパッド開口部の配置や大きさが異なる。

【0011】例えばリード端子付きパッケージの場合、半導体チップのパッド開口部内に配置されたメタル配線層（電極パッドとも称される）と半導体チップの周辺に配置されたリード端子をワイヤーボンディングにより電氣的に接続するのが一般的である。ワイヤーボンディングを行なう場合は、信頼性を確保するためにワイヤーの長さをできるだけ短くする必要から、半導体チップのパッド開口部をできるだけチップの周辺部に寄せて配置するのが好ましい。

【0012】また、CSPの場合は、機械的強度の問題によりパッド開口部にメタルポストを立てることができないため、パッド開口部はメタルポストを立てる位置を避けて配置する。このため、パッド開口部は半導体チップの周辺部には配置しない場合が多い。また、CSPにおけるパッド開口部の大きさは、メタルポストに再配線するための大きさがあればよいので、通常、ワイヤーボンディング用のパッド開口部に比べて小さく形成されている。

【0013】このように、半導体チップは最終製品としてのパッケージに合わせてメタル配線層及びパッド開口部の配置及び大きさを設計しているので、ワイヤーボンディングを前提に設計した半導体チップは基本的にはCSPに適用することはできないし、逆にCSPを前提に設計した半導体チップはワイヤーボンディングができず、リード端子付きパッケージには適用することはできないので、同じ機能をもつ半導体チップであっても、異なるパッケージを使用する場合は2種類の半導体チップを設計する必要がある。そのため、同じ半導体製品を他のパッケージに実装して製品化するには、少なくとも製造工程のメタル配線層工程まで遡って露光マスクを別々に用意する必要があり、余分なマスク費用が発生する

という問題があった。

【0014】また、製品のパッケージとしてリード端子付きのパッケージ又はCSPのいずれを用いるのかが確定するまでは、半導体チップの製造工程をメタル配線層工程の手前で停止させておく必要があり、発注が確定してから製品納入までの工期が長くなるという問題があった。

【0015】このような問題を解決するため、特開2001-53186号公報や、特表平6-504408号公報のように、ワイヤーボンディングを前提に設計した半導体チップにインターポーザを用いたり、半導体チップ上に絶縁層を介して電極を含む配線層をさらに形成したりし、さらにワイヤーボンディングパッドとインターポーザ又は絶縁層上に設けた電極とのワイヤーボンディング接続を行なってパッドの位置を変換し、CSPを可能にする技術が知られている。

【0016】

【発明が解決しようとする課題】しかし、上記の方法では、半導体チップの他に、インターポーザや絶縁層及び配線層のさらなる形成などが必要であり、製造コストが増加するという問題があった。さらに、半導体チップ上のワイヤーボンディング用パッドとインターポーザ又は絶縁層上に設けた電極とのワイヤーボンディング接続を行なうため、製造コストが増加し、さらにCSPが大型になってしまうという問題があった。

【0017】本発明は、製造コストを上昇させず、かつ半導体装置のサイズを増大させることなくリード端子付きパッケージにもCSPにも対応することができる半導体装置及びその製造方法を提供することを目的とするものである。

【0018】

【課題を解決するための手段】本発明にかかる半導体装置は、半導体基板の能動素子面上に絶縁層を介して形成されたメタル配線層と、メタル配線層を覆う保護膜を備えた半導体装置であって、上記メタル配線層は、ワイヤーボンディング用パッド領域と、上記ワイヤーボンディング用パッド領域とは異なる領域の再配線用パッド領域の両方に形成されているものである。

【0019】本発明にかかる半導体装置の製造方法は、半導体基板の能動素子面上に絶縁層を介してワイヤーボンディング用パッド領域と、上記ワイヤーボンディング用パッド領域とは異なる領域の再配線用パッド領域の両方を含むメタル配線層を形成する工程と、上記メタル配線層を覆う保護膜を形成する工程と、上記保護膜に、上記ワイヤーボンディング用パッド領域又は上記再配線用パッド領域のいずれか一方にのみパッド開口部を形成する工程を含む。

【0020】メタル配線層は、ワイヤーボンディング用パッド領域と再配線用パッド領域の両方に形成されているので、保護膜に形成するパッド開口部の配置を変更す

るだけで、リード端子付きパッケージにもCSPにも対応することができる。これにより、メタル配線層を形成するための露光マスクは1枚で済み、さらにインターポーザなどを使用する必要はないので、コストを上昇させず、かつ半導体装置のサイズを増大させることなく、リード端子付きパッケージにもCSPにも対応することができる。

#### 【0021】

【発明の実施の形態】本発明の半導体装置において、上記保護膜は、上記ワイヤーボンディング用パッド領域又は上記再配線用パッド領域のいずれか一方にのみパッド開口部を備えていることが好ましい。その結果、上記ワイヤーボンディング用パッド領域及び上記再配線用パッド領域の両領域にパッド開口部を備えている場合に比べてパッド開口部の総面積を小さくすることができ、パッド開口部からの水分の浸入などを低減することができ、信頼性を向上させることができる。

【0022】本発明の半導体装置において、上記再配線用パッド領域は上記ワイヤーボンディング用パッド領域よりも小さい面積であることが好ましい。その結果、再配線用パッド領域にパッド開口部を設けてCSPに適用する場合に、メタルポスト配置場所の自由度を向上させることができる。特に、再配線用パッド領域にのみパッド開口部を備えているときは、パッド開口部の総面積をさらに小さくすることができ、さらに信頼性を向上させることができる。

【0023】本発明の半導体装置において、メタル配線層の構成例として、上記ワイヤーボンディング用パッド領域に形成された上記メタル配線層と上記再配線用パッド領域に形成された上記メタル配線層は、上記絶縁層上の両パッド領域とは異なる領域に形成されたメタル配線層を介して電氣的に接続されているものと、上記メタル配線層よりも下層に形成された配線を介して電氣的に接続されているものを挙げることができる。上記メタル配線層よりも下層に形成された配線としては、メタル膜からなる配線、ポリシリコン膜からなる配線、拡散層からなる配線などを挙げることができる。

【0024】本発明の半導体装置の製造方法において、上記保護膜形成までを完了した半製品を予め用意しておき、製品仕様決定後に上記パッド開口部を形成することが好ましい。その結果、製品のパッケージとしてリード端子付きのパッケージ又はCSPのいずれを用いるのが確定していない場合でも、メタル配線層及び保護膜を形成した状態の半製品を保管しておくことにより、発注を受けてから製品納入までの工期を短縮することができる。

#### 【0025】

【実施例】図1は半導体装置の一実施例を示す概略構成図であり、(A)は平面図、(B)は(A)のA-A位置での断面図である。図1を参照してこの実施例を説明

する。ウエハ1を構成する半導体基板3の能動素子面上に、例えばシリコン酸化膜からなる絶縁層5を介して、A1(アルミニウム)からなるメタル配線層7が形成されている。ここでは、メタル配線層7よりも下層の配線及びその配線とメタル配線層7を電氣的に接続するための接続孔の図示は省略されている。

【0026】メタル配線層7は半導体チップ領域9内の四隅付近にそれぞれ配置されている。各メタル配線層7は、ワイヤーボンディング用パッド領域11と再配線用パッド領域13の両方に連続して形成されている。ワイヤーボンディング用パッド領域11は、ボンディングワイヤーの長さをできるだけ短くすべく、半導体チップ領域9の四隅付近に設けられている。再配線用パッド領域13は、メタルポストを半導体チップの四隅付近に設けるべく、半導体チップ領域9の四隅付近とは異なる半導体チップ領域9内のワイヤーボンディング用パッド領域11の付近に設けられている。

【0027】例えばメタル配線層7の寸法は $180 \times 90 \mu\text{m}$ であり、ワイヤーボンディング用パッド領域11の寸法は $85 \times 85 \mu\text{m}$ であり、再配線用パッド領域13の寸法は $50 \times 50 \mu\text{m}$ である。再配線用パッド領域13の面積はワイヤーボンディング用パッド領域11の面積よりも小さい。

【0028】絶縁層3上及びメタル配線層7上にパッシベーション膜(保護膜)15が形成されている。パッシベーション膜15としては、例えば下層がシリコン酸化膜、上層がシリコン窒化膜からなる積層膜を用いることができる。図1に示した状態では、メタル配線層7のすべての領域がパッシベーション膜15で覆われている。

【0029】図1を参照して、製造方法の一実施例を説明する。ウエハ状態の半導体基板3上に半導体素子を形成した後、絶縁層5を形成する。ここで、半導体基板3と絶縁層5の間に絶縁層及びメタル配線層を形成する工程を含んでもよい。絶縁層5の所定の領域に接続孔を形成した後、接続孔内及び絶縁層5上に、ワイヤーボンディング用パッド領域11及び再配線用パッド領域13の両方を含む領域にメタル配線層7を形成する。絶縁層5上及びメタル配線層7上にシリコン酸化膜及びシリコン窒化膜を順に堆積してパッシベーション膜15を形成する。

【0030】図1に示した実施例では、メタル配線層7がワイヤーボンディング用パッド領域11及び再配線用パッド領域13の両方に形成されている。パッシベーション膜15にパッド開口部を形成する領域を選択することにより、ワイヤーボンディングを用いるリード端子付きパッケージ及び再配線を形成するCSPの両方に適用することができる。まず、この実施例をリード端子付きパッケージに適用した実施例を図2を参照して説明する。

【0031】図2は図1に示した実施例を適用したリー

ド端子付きパッケージの一実施例を示す概略構成図であり、(A)は平面図、(B)は(A)のB-B位置での断面図である。図1と同じ機能を果たす部分には同じ符号を付し、それらの部分の詳細な説明は省略する。図2を参照してこの実施例を説明する。

【0032】半導体チップ16において、半導体基板3の能動素子面上に絶縁層5を介してメタル配線層7が形成されており、さらにその上にパッシベーション膜15が形成されている。パッシベーション膜15には、ワイヤーボンディング用パッド領域11のメタル配線層7上にパッド開口部17が形成されている。再配線用パッド領域13のメタル配線層7上はパッシベーション膜15で覆われている。半導体チップ16は、図1に示したウエハ状態から、パッド開口部17が形成された後に、個片に切り出されたものである。

【0033】半導体チップ16の周辺に、半導体チップ16の四隅のそれぞれに対応してリード端子19が配置されている。パッド開口部17内のメタル配線層7とリード端子19の一端がボンディングワイヤー21により電氣的に接続されている。半導体チップ16、リード端子19及びボンディングワイヤー21は、リード端子19のボンディングワイヤー21が接続された端部とは反対側の端部(図示は省略)が露出するようにして封止樹脂(図示は省略)により封止されている。

【0034】図1及び図2を参照して、リード端子付きパッケージの製造方法の一実施例を説明する。図1を参照して説明した製造方法の実施例と同様にして、ウエハ状態の半導体基板3上、半導体素子、絶縁層5、メタル配線層7及びパッシベーション膜15を順次形成する。

【0035】フォトリソグラフィ技術及びエッチング技術を用いて、ワイヤーボンディング用パッド領域11のメタル配線層7上のパッシベーション膜15を選択的に除去してパッド開口部17を形成する。その後、半導体チップ16をウエハから切り出す。

【0036】リード端子19を備えたリードフレーム(図示は省略)に半導体チップ16を搭載した後、ボンディングワイヤー21を用いてパッド開口部17内のメタル配線層7とリード端子19のワイヤーボンディングを行なう。ワイヤーボンディング後、封止樹脂を用いて樹脂封止処理を行なう。その後、不必要なリードフレームを切断してリード端子付きパッケージを取り出す。

【0037】図2に示したように、ワイヤーボンディング用パッド領域11のメタル配線層7上に対応してパッシベーション膜15にパッド開口部17を設けることにより、図1に示した実施例をリード端子付きパッケージに適用することができる。また、図1に示した実施例はCSPに適用することもできる。図1に示した実施例をCSPに適用した実施例を図3を参照して説明する。

【0038】図3は図1に示した実施例を適用したCSPの一実施例を示す概略構成図であり、(A)は平面

図、(B)は(A)のC-C位置での断面図である。図1及び図2と同じ機能を果たす部分には同じ符号を付し、それらの部分の詳細な説明は省略する。図3を参照してこの実施例を説明する。

【0039】CSP23において、半導体基板3の能動素子面上に絶縁層5を介してメタル配線層7が形成されており、さらにその上にパッシベーション膜15が形成されている。パッシベーション膜15には再配線用パッド領域13のメタル配線層7上にパッド開口部25が形成されている。ワイヤーボンディング用パッド領域11のメタル配線層7上はパッシベーション膜15で覆われている。

【0040】パッシベーション膜15上及びパッド開口部25内にポリイミド樹脂層27((A)での図示は省略)が形成されている。ポリイミド樹脂層27にはパッド開口部25に対応する位置に接続孔29が形成されている。ポリイミド樹脂層27上及び接続孔29内に例えばCu(銅)からなる再配線31が形成されている。再配線31は接続孔29内からCSP23の四隅付近に延びて形成されている。

【0041】CSP23の四隅付近において、再配線31上に例えばCuからなるメタルポスト33が形成されている。ポリイミド樹脂層27上、再配線31及びメタルポスト33の側面に、メタルポスト33の端面が露出するように封止樹脂35((A)での図示は省略)が形成されている。メタルポスト33の端面に半田バンプ37が機械的に固着されている。

【0042】CSP23は、図1に示したウエハ状態から、パッド開口部25が形成され、さらにポリイミド樹脂層27、接続孔29、再配線31、メタルポスト33、封止樹脂35及び半田バンプ37が形成された後に、個片に切り出されたものである。

【0043】図1及び図3を参照して、CSPの製造方法の一実施例を説明する。図1を参照して説明した製造方法の実施例と同様にして、ウエハ状態の半導体基板3上に、絶縁層5、メタル配線層7及びパッシベーション膜15を順次形成する。

【0044】フォトリソグラフィ技術及びエッチング技術を用いて、再配線用パッド領域13のメタル配線層7上のパッシベーション膜15を選択的に除去してパッド開口部25を形成する。パッシベーション膜15上及びパッド開口部25内に、パッド開口部25に対応して接続孔29をもつポリイミド樹脂層27を形成する。接続孔29内及びポリイミド樹脂層27上の所定の領域に再配線31を形成する。再配線31上の所定の領域にメタルポスト33を形成した後、ウエハ状態のままで封止樹脂35を形成する。メタルポスト33の端面に半田バンプ37を機械的に固着させた後、CSP23をウエハから切り出す。

【0045】図3に示したように、再配線用パッド領域

13のメタル配線層7上に対応してパッシベーション膜15にパッド開口部25を設けることにより、図1に示した実施例をCSPに適用することができる。パッド開口部25の面積、すなわち再配線用パッド領域13の面積は、再配線31を形成するのに必要な面積があればよいので、ワイヤーボンディングを行なうためのパッド開口部17の面積、すなわちワイヤーボンディング用パッド領域11の面積に比べて小さくすることができる。これにより、パッド開口部25の総面積を小さくすることができ、パッド開口部25からの水分の浸入などを低減させて信頼性を向上させることができる。また、メタルポスト33の配置場所の自由度を向上させることができる。

【0046】図1から図3に示したように、ワイヤーボンディング用パッド領域11と、ワイヤーボンディング用パッド領域11とは異なる領域の再配線用パッド領域13の両方にメタル配線層7を形成することにより、インターポーザなどを介することなく、パッシベーション膜に形成するパッド開口部の位置を変更するだけで、リード端子付きパッケージにもCSPにも対応することができる。

【0047】図1から図3を参照して説明した半導体装置及びその製造方法の実施例では、パッシベーション膜15に形成するパッド開口部の位置を変更するだけで、リード端子付きパッケージにもCSPにも対応できるので、発注を受けてから製品納入までの工期が短縮できる。さらに、メタル配線層7を形成するための露光マスクは1枚で済むので、製造コストを上昇させることはない。さらに、インターポーザなどを使用することなく、リード端子付きパッケージにもCSPにも対応することができるため、製造コストを上昇させることはなく、さらに半導体装置のサイズを増大させることもない。

【0048】図1から図3に示した実施例では、ワイヤーボンディング用パッド領域11に形成されたメタル配線層7と再配線用パッド領域13に形成されたメタル配線層7は、絶縁層5上の両パッド領域とは異なる領域に形成されたメタル配線層7を介して電氣的に接続されているが、本発明はこれに限定されるものではなく、ワイヤーボンディング用パッド領域11に形成されたメタル配線層7と再配線用パッド領域13に形成されたメタル配線層7は、絶縁層5上では分離して形成され、メタル配線層7よりも下層に形成された配線を介して電氣的に接続されているようにしてもよい。この実施例について図4から図6を参照して説明する。

【0049】図4は半導体装置の他の実施例を示す概略構成図であり、(A)は平面図、(B)は(A)のD-D位置での断面図である。図1と同じ機能を果たす部分には同じ符号を付し、それらの部分の詳細な説明は省略する。図4を参照してこの実施例を説明する。

【0050】ウエハ1を構成する半導体基板3の能動素子面上に、例えばシリコン酸化膜からなる絶縁層39を介して、例えばA1からなる下層メタル配線層41が形成されている。ここでは、下層メタル配線層41よりも下層の配線及びその配線と下層メタル配線層41を電氣的に接続するための接続孔の図示は省略されている。絶縁層39上及び下層メタル配線層41上に、例えばシリコン酸化膜からなる絶縁層43が形成されている。

【0051】絶縁層43上にメタル配線層45、47が形成されている。メタル配線層45は、ワイヤーボンディング用パッド領域11を含む半導体チップ領域9内の四隅付近にそれぞれ配置されている。メタル配線層47は、半導体チップ領域9の四隅付近とは異なる半導体チップ領域9内の領域に設けられた再配線用パッド領域13を含む領域に配置されている。メタル配線層45と47は互いに分離して形成されている。

【0052】絶縁層43に、メタル配線層45、47と下層メタル配線層41を電氣的に接続するための接続孔49が形成されている。接続孔49内にメタル配線層45、47の一部分が形成されている。メタル配線層45と47は、接続孔49、下層メタル配線層41及び接続孔49を介して電氣的に接続されている。

【0053】絶縁層43上及びメタル配線層45、47上にパッシベーション膜15が形成されている。図4に示した状態では、メタル配線層45、47のすべての領域がパッシベーション膜15で覆われている。

【0054】この実施例では、2層メタル配線層構造の例について説明しているが、本発明はこれに限定されるものではなく、単層メタル配線層構造であってもよいし、3層以上のメタル配線層構造であってもよい。また、接続孔49内にメタル配線層45、47の一部分が形成されているが、本発明はこれに限定されるものではなく、接続孔49内には、例えばタングステンなど、メタル配線層45、47の材料とは異なる導電材料が埋め込まれているようにしてもよい。

【0055】図4を参照して、製造方法の他の実施例を説明する。ウエハ状態の半導体基板3上に半導体素子を形成した後、絶縁層39を形成する。絶縁層39の所定の領域に接続孔を形成した後、絶縁層39上の所定の領域及び接続孔内に下層メタル配線層41を形成する。絶縁層39上及び下層メタル配線層41上に絶縁層43を形成する。絶縁層43に接続孔49を形成した後、絶縁層41上の所定の領域及び接続孔49内にメタル配線層45、47を形成する。絶縁層43上及びメタル配線層45、47上にシリコン酸化膜及びシリコン窒化膜を順に堆積してパッシベーション膜15を形成する。

【0056】図4に示した実施例では、メタル配線層45がワイヤーボンディング用パッド領域11を含む領域に形成され、メタル配線層47が再配線用パッド領域13を含む領域に形成されている。パッシベーション膜1



5にパッド開口部を形成する領域を選択することにより、ワイヤーボンディングを用いるリード端子付きパッケージ及び再配線を形成するCSPの両方に適用することができる。まず、この実施例をリード端子付きパッケージに適用した実施例を図5を参照して説明する。

【0057】図5は図4に示した実施例を適用したリード端子付きパッケージの一実施例を示す概略構成図であり、(A)は平面図、(B)は(A)のE-E位置での断面図である。図4と同じ機能を果たす部分には同じ符号を付し、それらの部分の詳細な説明は省略する。図5を参照してこの実施例を説明する。

【0058】半導体チップ51において、半導体基板3の能動素子面上に、絶縁層39を介して下層メタル配線層41が形成されており、さらにその上に絶縁層43が形成されている。絶縁層43には接続孔49が形成されている。絶縁層43上及び接続孔49内にメタル配線層45、47が形成されている。絶縁層43上及びメタル配線層45、47上にパッシベーション膜15が形成されている。パッシベーション膜15にはワイヤーボンディング用パッド領域11のメタル配線層45上にパッド開口部17が形成されている。再配線用パッド領域13のメタル配線層47上はパッシベーション膜15で覆われている。半導体チップ51は、図4に示したウエハ状態から、パッド開口部17が形成された後に、個片に切り出されたものである。

【0059】半導体チップ51の周辺に、半導体チップ51の四隅のそれぞれに対応してリード端子19が配置されている。パッド開口部17内のメタル配線層45とリード端子19の一端がボンディングワイヤー21により電氣的に接続されている。半導体チップ51、リード端子19及びボンディングワイヤー21は、リード端子19のボンディングワイヤー21が接続された端部とは反対側の端部(図示は省略)が露出するようにして封止樹脂(図示は省略)により封止されている。

【0060】図4及び図5を参照して、リード端子付きパッケージの製造方法の他の実施例を説明する。図4を参照して説明した製造方法の実施例と同様にして、ウエハ状態の半導体基板3上に、半導体素子、絶縁層39、接続孔、下層メタル配線層41、絶縁層43、接続孔49及びメタル配線層45、47及びパッシベーション膜15を順次形成する。

【0061】フォトリソグラフィ技術及びエッチング技術を用いて、ワイヤーボンディング用パッド領域11のメタル配線層45上のパッシベーション膜15を選択的に除去してパッド開口部17を形成する。その後、半導体チップ51をウエハから切り出す。リード端子19を備えたリードフレーム(図示は省略)に半導体チップ51を搭載した後、ボンディングワイヤー21を用いてパッド開口部17内のメタル配線層45とリード端子19のワイヤーボンディングを行なう。ワイヤーボンディン

グ後、封止樹脂を用いて樹脂封止処理を行なう。その後、不必要なリードフレームを切断してリード端子付きパッケージを取り出す。

【0062】図5に示したように、ワイヤーボンディング用パッド領域11のメタル配線層45上のパッシベーション膜15にパッド開口部17を設けることにより、図4に示した実施例をリード端子付きパッケージに適用することができる。また、図4に示した実施例はCSPに適用することもできる。図4に示した実施例をCSPに適用した実施例を図6を参照して説明する。

【0063】図6は図4に示した実施例を適用したCSPの一実施例を示す概略構成図であり、(A)は平面図、(B)は(A)のF-F位置での断面図である。図4及び図5と同じ機能を果たす部分には同じ符号を付し、それらの部分の詳細な説明は省略する。図6を参照してこの実施例を説明する。

【0064】CSP53において、半導体基板3の能動素子面上に、絶縁層39を介して下層メタル配線層41が形成されており、さらにその上に絶縁層43が形成されている。絶縁層43には接続孔49が形成されている。絶縁層43上及び接続孔49内にメタル配線層45、47が形成されている。絶縁層43上及びメタル配線層45、47上にパッシベーション膜15が形成されている。パッシベーション膜15には再配線用パッド領域13のメタル配線層47上にパッド開口部25が形成されている。ワイヤーボンディング用パッド領域11のメタル配線層45上はパッシベーション膜15で覆われている。

【0065】パッシベーション膜15上及びパッド開口部25内にポリイミド樹脂層27((A)での図示は省略)が形成されている。ポリイミド樹脂層27にはパッド開口部25に対応する位置に接続孔29が形成されている。ポリイミド樹脂層27上及び接続孔29内に例えばCuからなる再配線31が形成されている。再配線31は接続孔29内からCSP53の四隅付近に延びて形成されている。

【0066】CSP53の四隅付近において、再配線31上に例えばCuからなるメタルポスト33が形成されている。ポリイミド樹脂層27上、再配線31及びメタルポスト33の側面に、メタルポスト33の端面が露出するように封止樹脂35((A)での図示は省略)が形成されている。メタルポスト33の端面に半田バンプ37が機械的に固着されている。

【0067】CSP53は、図4に示したウエハ状態から、パッド開口部25が形成され、さらにポリイミド樹脂層27、接続孔29、再配線31、メタルポスト33、封止樹脂35及び半田バンプ37が形成された後に、個片に切り出されたものである。

【0068】図4及び図6を参照して、CSPの製造方法の他の実施例を説明する。図4を参照して説明した製

造方法の実施例と同様にして、ウエハ状態の半導体基板3上に、半導体素子、絶縁層39、接続孔、下層メタル配線層41、絶縁層43、接続孔49及びメタル配線層45、47及びパッシベーション膜15を順次形成する。

【0069】フォトリソグラフィ技術及びエッチング技術を用いて、再配線用パッド領域13のメタル配線層47上のパッシベーション膜15を選択的に除去してパッド開口部25を形成する。パッシベーション膜15上及びパッド開口部25内に、パッド開口部25に対応して接続孔29をもつポリイミド樹脂層27を形成する。接続孔29内及びポリイミド樹脂層27上の所定の領域に再配線31を形成する。再配線31上の所定の領域にメタルポスト33を形成した後、ウエハ状態のままで封止樹脂35を形成する。メタルポスト33の端面に半田バンプ37を機械的に固着させる。その後、CSP53をウエハから切り出す。

【0070】図6に示したように、再配線用パッド領域13のメタル配線層47上に対応してパッシベーション膜15にパッド開口部25を設けることにより、図4に示した実施例をCSPに適用することができる。パッド開口部25の面積、すなわち再配線用パッド領域13の面積は、再配線31を形成するのに必要な面積があればよいので、ワイヤーボンディングを行なうためのパッド開口部17の面積、すなわちワイヤーボンディング用パッド領域11の面積に比べて小さくすることができる。これにより、パッド開口部25の総面積を小さくすることができ、パッド開口部25からの水分の浸入などを低減させて信頼性を向上させることができる。また、メタルポスト33の配置場所の自由度を向上させることができる。

【0071】図4から図6に示したように、ワイヤーボンディング用パッド領域11を含む領域にメタル配線層45を形成し、ワイヤーボンディング用パッド領域11とは異なる領域の再配線用パッド領域13を含む領域にメタル配線層47を形成することにより、インターポーザなどを介することなく、パッシベーション膜に形成するパッド開口部の位置を変更するだけで、リード端子付きパッケージにもCSPにも対応することができる。

【0072】図4から図6に示した実施例では、メタル配線層45と47を分離して形成することにより、図1から図3に示した実施例におけるメタル配線層7の面積に比べて、メタル配線層45、47を形成する領域の面積を小さくすることができる。これにより、回路レイアウトの領域を広く確保することができ、設計の自由度を向上させることができる。

【0073】図4から図6を参照して説明した半導体装置及びその製造方法の実施例では、パッシベーション膜15に形成するパッド開口部の位置を変更するだけで、リード端子付きパッケージにもCSPにも対応すること

ができるので、発注を受けてから製品納入までの工期が短縮できる。さらに、メタル配線層45、47を形成するための露光マスクは1枚で済むので、製造コストを上昇させることはない。さらに、インターポーザなどを使用することなく、リード端子付きパッケージにもCSPにも対応することができるため、製造コストを上昇させることはなく、さらに半導体装置のサイズを増大させることもない。

【0074】図1から図6を参照して説明した実施例では、パッド開口部が4つの場合を例に説明したが、本発明はこれに限定されるものではなく、パッド開口部が4つ以下又はパッド開口部が5つ以上であっても本発明を適用できることは言うまでもない。以上、本発明の実施例を説明したが、本発明はこれに限定されるものではなく、特許請求の範囲に記載された本発明の範囲内で種々の変更が可能である。

【0075】

【発明の効果】本発明の半導体装置では、半導体基板の能動素子面上に絶縁層を介して形成されたメタル配線層と、メタル配線層を覆う保護膜を備えた半導体装置において、メタル配線層は、ワイヤーボンディング用パッド領域と、ワイヤーボンディング用パッド領域とは異なる領域の再配線用パッド領域の両方に形成されているようにし、本発明の半導体装置の製造方法では、半導体基板の能動素子面上に絶縁層を介してワイヤーボンディング用パッド領域と、ワイヤーボンディング用パッド領域とは異なる領域の再配線用パッド領域の両方を含むメタル配線層を形成する工程と、メタル配線層を覆う保護膜を形成する工程と、保護膜に、ワイヤーボンディング用パッド領域又は再配線用パッド領域のいずれか一方にのみパッド開口部を形成する工程を含むようにしたので、保護膜に形成するパッド開口部の配置を変更するだけで、リード端子付きパッケージにもCSPにも対応することができる。これにより、メタル配線層を形成するための露光マスクは1枚で済み、さらにインターポーザなどを使用する必要はないので、コストを上昇させず、かつ半導体装置のサイズを増大させることなく、リード端子付きパッケージにもCSPにも対応することができる。

【0076】本発明の半導体装置において、保護膜は、ワイヤーボンディング用パッド領域又は再配線用パッド領域のいずれか一方にのみパッド開口部を備えているようにすれば、上記ワイヤーボンディング用パッド領域及び上記再配線用パッド領域の両領域にパッド開口部を備えている場合に比べてパッド開口部の総面積を小さくすることができ、パッド開口部からの水分の浸入などを低減することができ、信頼性を向上させることができる。

【0077】本発明の半導体装置において、再配線用パッド領域はワイヤーボンディング用パッド領域よりも小さい面積であるようにすれば、再配線用パッド領域にパッド開口部を設けてCSPに適用する場合に、メタルポ

10

20

30

40

50

スト配置場所の自由度を向上させることができる。特に、再配線用パッド領域にのみパッド開口部を備えているときは、パッド開口部の総面積をさらに小さくすることができ、さらに信頼性を向上させることができる。

【0078】本発明の半導体装置において、メタル配線層の構成として、ワイヤーボンディング用パッド領域に形成されたメタル配線層と再配線用パッド領域に形成されたメタル配線層は、絶縁層上の両パッド領域とは異なる領域に形成されたメタル配線層を介して電氣的に接続されているようにし、又はメタル配線層よりも下層に形成された配線を介して電氣的に接続されているようにすれば、ワイヤーボンディング用パッド領域に形成されたメタル配線層と再配線用パッド領域に形成されたメタル配線層を同電位にすることができる。

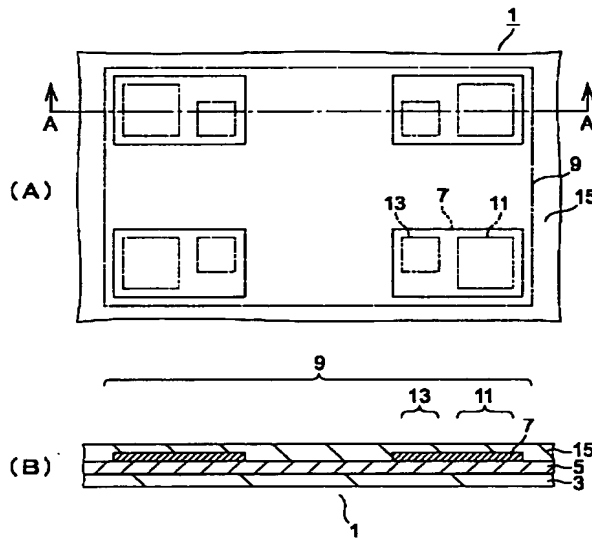
【0079】本発明の半導体装置の製造方法において、保護膜形成までを完了した半製品を予め用意しておき、製品仕様決定後にパッド開口部を形成するようにすれば、製品のパッケージとしてリード端子付きのパッケージ又はCSPのいずれを用いるのかが確定していない場合でも、メタル配線層及び保護膜を形成した状態の半製品を保管しておくことにより、発注を受けてから製品納入までの工期を短縮することができる。

#### 【図面の簡単な説明】

【図1】半導体装置の一実施例を示す概略構成図であり、(A)は平面図、(B)は(A)のA-A位置での断面図である。

【図2】図1に示した実施例を適用したリード端子付きパッケージの一実施例を示す概略構成図であり、(A)は平面図、(B)は(A)のB-B位置での断面図であ\*

【図1】



\*る。

【図3】図1に示した実施例を適用したCSPの一実施例を示す概略構成図であり、(A)は平面図、(B)は(A)のC-C位置での断面図である。

【図4】半導体装置の他の実施例を示す概略構成図であり、(A)は平面図、(B)は(A)のD-D位置での断面図である。

【図5】図5は図4に示した実施例を適用したリード端子付きパッケージの一実施例を示す概略構成図であり、(A)は平面図、(B)は(A)のE-E位置での断面図である。

【図6】図4に示した実施例を適用したCSPの一実施例を示す概略構成図であり、(A)は平面図、(B)は(A)のF-F位置での断面図である。

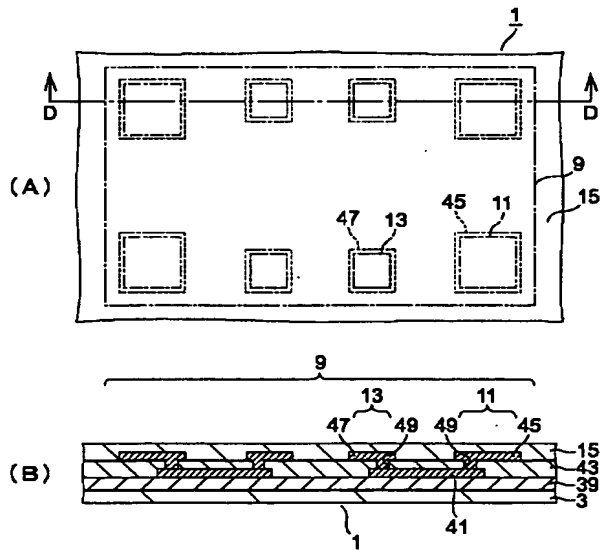
【図7】従来のCSPを示す概略構成図であり、(A)は平面図、(B)は(A)のG-G位置での断面図である。

【図8】従来のリード端子付きパッケージを示す概略構成図であり、(A)は平面図、(B)は(A)のH-H位置での断面図である。

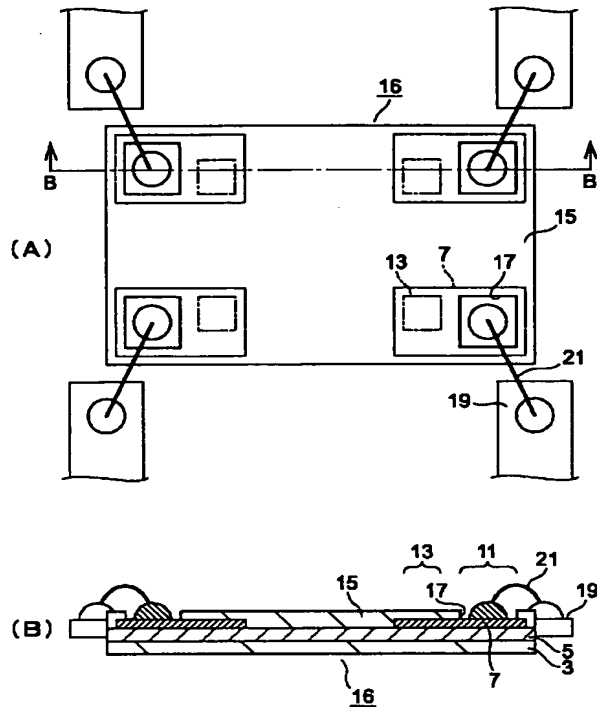
【符号の説明】

- 1 ウエハ
- 3 半導体基板
- 5 絶縁層
- 7 メタル配線層
- 9 半導体チップ領域
- 11 ワイヤーボンディング用パッド領域
- 13 再配線用パッド領域
- 15 パッシベーション膜

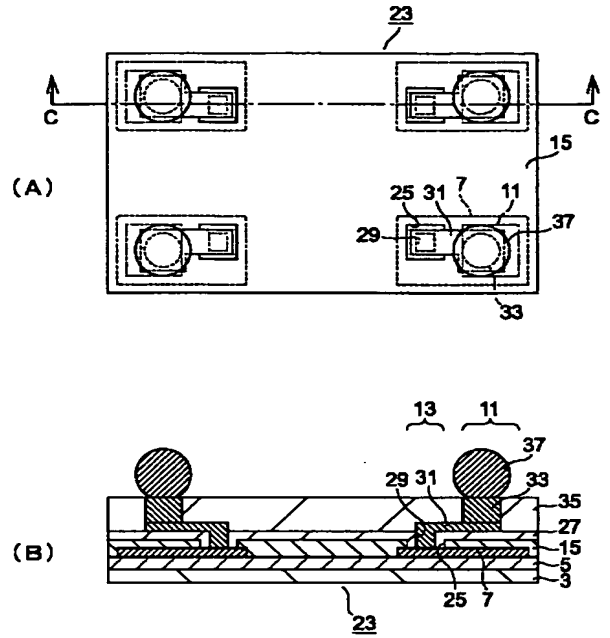
【図4】



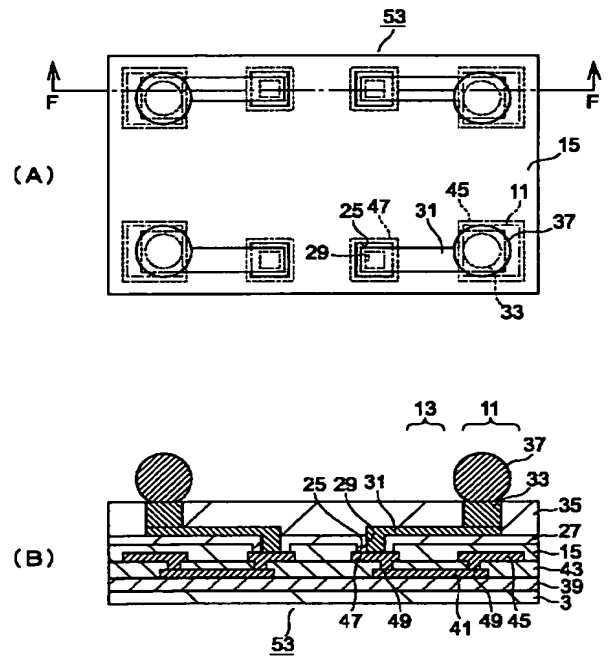
【図2】



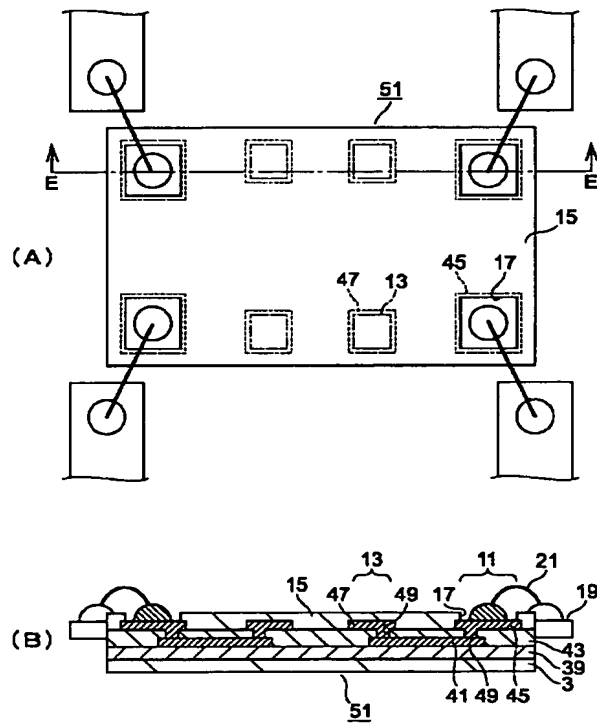
【図3】



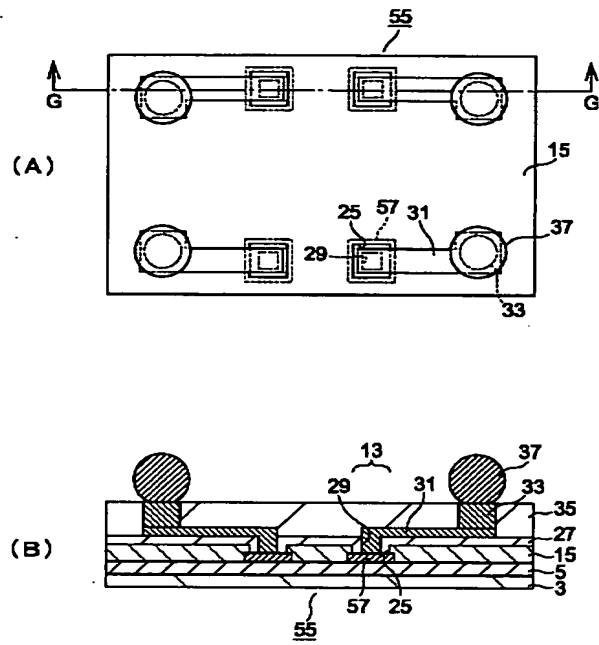
【図6】



【図5】



【図7】



【図8】

